



(45) 授权公告日 2021.10.22

权利要求书2页 说明书11页 附图11页

1. 一种阵列基板,包括绑定区和非绑定区,其特征在于,所述阵列基板还包括:
刚性基板,设于所述非绑定区;
驱动电路层,设于所述刚性基板的一侧;
发光二极管层,设于所述驱动电路层远离所述刚性基板的一侧;
柔性基底层,设于所述绑定区且与所述驱动电路层位于所述刚性基板的同一侧;所述柔性基底层延伸至所述非绑定区,且位于所述驱动电路层与所述发光二极管层之间;
绑定引线层,设于所述柔性基底层远离所述刚性基板的一侧,且所述绑定引线层与所述驱动电路层电连接;

所述绑定引线层和所述柔性基底层能够沿所述刚性基板的边缘弯折至所述刚性基板远离所述驱动电路层的一侧。

2. 根据权利要求1所述的阵列基板,其特征在于,所述柔性基底层设置有与所述绑定引线层电连接的导电过孔;所述阵列基板还包括:

导电胶层,设于所述驱动电路层与所述柔性基底层之间;所述绑定引线层通过所述导电过孔和所述导电胶层与所述驱动电路层电连接。

3. 根据权利要求2所述的阵列基板,其特征在于,所述柔性基底层还包括:

连接电极,设于所述柔性基底层远离所述发光二极管层的一侧,且通过所述导电过孔与所述绑定引线层电连接。

4. 根据权利要求1所述的阵列基板,其特征在于,所述发光二极管层包括阵列设置的微型发光二极管。

5. 一种阵列基板的制备方法,其特征在于,包括:

提供一刚性基板材料层,所述刚性基板材料层包括绑定区和非绑定区;

形成驱动电路层,所述驱动电路层设于所述刚性基板材料层的一侧且位于所述非绑定区;

在所述驱动电路层远离所述刚性基板材料层的一侧,形成覆盖所述绑定区和所述非绑定区的柔性基底层;

在所述柔性基底层的所述绑定区和所述非绑定区上,分别形成绑定引线层和像素电极层;所述绑定引线层与所述驱动电路层电连接;

去除所述刚性基板材料层位于所述绑定区的部分,使得所述刚性基板材料层的剩余部分形成刚性基板,且使得所述绑定引线层和所述柔性基底层能够沿所述刚性基板的边缘弯折至所述刚性基板远离所述驱动电路层的一侧;

在所述像素电极层远离所述刚性基板的表面设置发光二极管,使得所述像素电极层形成发光二极管层。

6. 一种阵列基板的制备方法,其特征在于,包括:

提供第一基板,所述第一基板包括柔性基底层、绑定引线层和像素电极层;其中,所述柔性基底层包括绑定区和非绑定区;所述像素电极层与所述绑定引线层设于所述柔性基底层的同一侧,且所述绑定引线层位于所述绑定区,所述像素电极层位于所述非绑定区;所述柔性基底层的非绑定区设置有与所述绑定引线层电连接的导电过孔;

提供第二基板,所述第二基板包括层叠设置的刚性基板和驱动电路层;且使得当所述第二基板与所述第一基板对盒时,所述第二基板在所述第一基板上的正投影能够与所述非

绑定区重合；

所述第一基板和所述第二基板对盒，使得所述驱动电路层远离所述刚性基板的表面与所述柔性基底的非绑定区远离所述像素电极层的表面通过导电胶连接；

在所述像素电极层远离所述刚性基板的表面设置发光二极管，使得所述像素电极层形成发光二极管层。

7. 一种显示面板，其特征在于，包括权利要求1~4任一项所述的阵列基板。

8. 一种显示装置，其特征在于，包括权利要求7所述的显示面板。

阵列基板及其制备方法、显示面板和显示装置

技术领域

[0001] 本公开涉及显示技术领域,尤其涉及一种阵列基板及其制备方法、显示面板和显示装置。

背景技术

[0002] Micro LED (Micro Light Emitting Diode, 微型发光二极管) 由于其自发光、发光效率高、对比度高、工作温度范围宽、寿命长、功耗低、对水和氧的阻绝性优良、响应快等优良特性,在大尺寸拼接领域的应用越来越广泛。

[0003] 现有技术中,可以采用设置有驱动电路的玻璃基板来驱动Micro LED发光,以实现Micro LED屏幕的高分辨率。然而,玻璃基板设置有驱动电路后难以开设玻璃通孔,导致玻璃基板无法通过弯折降低其边框。这导致Micro LED屏幕拼接的大尺寸显示屏幕中的拼缝大,降低了显示效果。

[0004] 所述背景技术部分公开的上述信息仅用于加强对本公开的背景的理解,因此它可以包括不构成对本领域普通技术人员已知的现有技术的信息。

发明内容

[0005] 本公开的目的在于提供一种阵列基板及其制备方法、显示面板和显示装置,降低显示面板的边框。

[0006] 为实现上述发明目的,本公开采用如下技术方案:

[0007] 根据本公开的第一个方面,提供一种阵列基板,包括绑定区和非绑定区;所述阵列基板还包括:

[0008] 刚性基板,设于所述非绑定区;

[0009] 驱动电路层,设于所述刚性基板的一侧;

[0010] 发光二极管层,设于所述驱动电路层远离所述刚性基板的一侧;

[0011] 柔性基底层,设于所述绑定区且与所述驱动电路层位于所述刚性基板的同一侧;

[0012] 绑定引线层,设于所述柔性基底层远离所述刚性基板的一侧,且所述绑定引线层与所述驱动电路层电连接;

[0013] 所述绑定引线层和所述柔性基底层能够沿所述刚性基板的边缘弯折至所述刚性基板远离所述驱动电路层的一侧。

[0014] 在本公开的一种示例性实施例中,所述柔性基底层延伸至所述非绑定区,且位于所述刚性基板与所述驱动电路层之间。

[0015] 在本公开的一种示例性实施例中,所述阵列基板还包括:

[0016] 平坦化层,设于所述驱动电路层与所述发光二极管层之间,且所述平坦化层延伸至所述绑定引线层远离所述刚性基板的一侧。

[0017] 在本公开的一种示例性实施例中,所述柔性基底层延伸至所述非绑定区,且位于所述驱动电路层与所述发光二极管层之间。

[0018] 在本公开的一种示例性实施例中,所述柔性基底层设置有与所述绑定引线层电连接的导电过孔;所述阵列基板还包括:

[0019] 导电胶层,设于所述驱动电路层与所述柔性基底层之间;所述绑定引线层通过所述导电过孔和所述导电胶层与所述驱动电路层电连接。

[0020] 在本公开的一种示例性实施例中,所述柔性基底层还包括:

[0021] 连接电极,设于所述柔性基底层远离所述发光二极管层的一侧,且通过所述导电过孔与所述绑定引线层电连接。

[0022] 在本公开的一种示例性实施例中,所述发光二极管层包括阵列设置的微型发光二极管。

[0023] 根据本公开的第二个方面,提供一种阵列基板的制备方法,包括:

[0024] 提供一刚性基板材料层,所述刚性基板材料层包括绑定区和非绑定区;

[0025] 形成驱动电路层,所述驱动电路层设于所述刚性基板材料层的一侧且位于所述非绑定区;

[0026] 形成像素电极层,所述像素电极层设于所述驱动电路层远离所述刚性基板材料层的一侧;

[0027] 形成设于所述绑定区的柔性基底层,所述柔性基底层与所述驱动电路层设于所述刚性基板材料层的同一侧;

[0028] 形成绑定引线层,所述绑定引线层设于所述柔性基底层远离所述刚性基板材料层的一侧,且与所述驱动电路层电连接;

[0029] 去除所述刚性基板材料层位于所述绑定区的部分,使得所述刚性基板材料层的剩余部分形成刚性基板,且使得所述绑定引线层和所述柔性基底层能够沿所述刚性基板的边缘弯折至所述刚性基板远离所述驱动电路层的一侧;

[0030] 在所述像素电极层远离所述刚性基板的表面设置发光二极管,使得所述像素电极层形成发光二极管层。

[0031] 根据本公开的第三个方面,提供一种阵列基板的制备方法,包括:

[0032] 提供第一基板,所述第一基板包括柔性基底层、绑定引线层和像素电极层;其中,所述柔性基底层包括绑定区和非绑定区;所述像素电极层与所述绑定引线层设于所述柔性基底层的同一侧,且所述绑定引线层位于所述绑定区,所述像素电极层位于所述非绑定区;所述柔性基底层的非绑定区设置有与所述绑定引线层电连接的导电过孔;

[0033] 提供第二基板,所述第二基板包括层叠设置的刚性基板和驱动电路层;且使得当所述第二基板与所述第一基板对盒时,所述第二基板在所述第一基板上的正投影能够与所述非绑定区重合;

[0034] 所述第一基板和所述第二基板对盒,使得所述驱动电路层远离所述刚性基板的表面与所述柔性基底层的非绑定区远离所述像素电极层的表面通过导电胶连接;

[0035] 在所述像素电极层远离所述刚性基板的表面设置发光二极管,使得所述像素电极层形成发光二极管层。

[0036] 根据本公开的第四个方面,提供一种显示面板,包括上述的阵列基板。

[0037] 根据本公开的第五个方面,提供一种显示装置,包括上述的显示面板。

[0038] 本公开的阵列基板及其制备方法、显示面板和显示装置,在绑定区没有设置刚性

基板,因此绑定引线层可以弯折至刚性基板远离驱动电路层的一侧以便与电路板连接,避免了将电路板连接于刚性基板靠近驱动电路层的一侧,可以有效地减小应用该阵列基板的显示面板的边框,且可以减小由显示面板拼接的显示装置的拼缝,提高显示效果。

附图说明

[0039] 通过参照附图详细描述其示例实施方式,本公开的上述和其它特征及优点将变得更加明显。

[0040] 图1是本公开一种实施方式的阵列基板的结构示意图。

[0041] 图2是本公开一种实施方式的显示面板的结构示意图。

[0042] 图3是本公开一种实施方式的形成柔性基底层的结构示意图。

[0043] 图4是本公开一种实施方式的形成驱动电路层和绑定引线层的结构示意图。

[0044] 图5是本公开一种实施方式的形成平坦化层的结构示意图。

[0045] 图6是本公开一种实施方式的形成像素电极层的结构示意图。

[0046] 图7是本公开一种实施方式的形成刚性基板的结构示意图。

[0047] 图8是本公开一种实施方式的阵列基板的结构示意图。

[0048] 图9是本公开一种实施方式的显示面板的结构示意图。

[0049] 图10是本公开一种实施方式的形成缓冲层的结构示意图。

[0050] 图11是本公开一种实施方式的形成驱动电路层的结构示意图。

[0051] 图12是本公开一种实施方式的形成柔性基底层的结构示意图。

[0052] 图13是本公开一种实施方式的形成像素电极层和绑定引线层的结构示意图。

[0053] 图14是本公开一种实施方式的形成刚性基板的结构示意图。

[0054] 图15是本公开一种实施方式的绑定引线层的俯视结构示意图。

[0055] 图16是本公开一种实施方式的阵列基板的结构示意图。

[0056] 图17是本公开一种实施方式的显示面板的结构示意图。

[0057] 图18是本公开一种实施方式的第一基板的结构示意图。

[0058] 图19是本公开一种实施方式的形成像素电极层和绑定引线层的结构示意图。

[0059] 图20是本公开一种实施方式的去掉衬底基板的结构示意图。

[0060] 图21是本公开一种实施方式的第二基板的结构示意图。

[0061] 图22是本公开一种实施方式的第一基板和第二基板对盒的结构示意图。

[0062] 图23是本公开一种实施方式的阵列基板的制备方法的流程示意图。

[0063] 图24是本公开一种实施方式的阵列基板的制备方法的流程示意图。

[0064] 图中主要元件附图标记说明如下:

[0065] 100、刚性基板;101、刚性基板材料层;200、驱动电路层;201、支撑层;210、驱动信号引线;220、电子元件;300、发光二极管层;310、像素电极层;320、发光二极管;400、柔性基底层;500、绑定引线层;510、绑定引线;520、绑定端;610、平坦化层;620、缓冲层;630、导电胶层;710、第一导电过孔;711、第一连接电极;712、第一过孔;720、第二导电过孔;721、第二连接电极;722、第二过孔;810、第一基板;811、衬底基板;820、第二基板;A、绑定区;B、非绑定区;900、电路板。

具体实施方式

[0066] 现在将参考附图更全面地描述示例实施例。然而,示例实施例能够以多种形式实施,且不应被理解为限于在此阐述的范例;相反,提供这些实施例使得本公开将更加全面和完整,并将示例实施例的构思全面地传达给本领域的技术人员。所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施例中。在下面的描述中,提供许多具体细节从而给出对本公开的实施例的充分理解。

[0067] 在图中,为了清晰,可能夸大了区域和层的厚度。在图中相同的附图标记表示相同或类似的结构,因而将省略它们的详细描述。

[0068] 用语“一个”、“一”、“所述”用以表示存在一个或多个要素/组成部分/等;用语“包括”和“具有”用以表示开放式的包括在内的意思并且是指除了列出的要素/组成部分/等之外还可存在另外的要素/组成部分/等。用语“第一”和“第二”等仅作为标记使用,不是对其对象的数量限制。

[0069] 本公开实施方式中提供一种阵列基板,如图1、图8和图16所示,该阵列基板包括绑定区A和非绑定区B,还包括刚性基板100、驱动电路层200、发光二极管层300、柔性基底层400和绑定引线层500;其中,

[0070] 刚性基板100设于非绑定区B;驱动电路层200设于刚性基板100的一侧;发光二极管层300设于驱动电路层200远离刚性基板100的一侧;柔性基底层400设于绑定区A且与驱动电路层200位于刚性基板100的同一侧;绑定引线层500设于柔性基底层400远离刚性基板100的一侧,且绑定引线层500与驱动电路层200电连接;如图2、图9和图17所示,绑定引线层500和柔性基底层400能够沿刚性基板100的边缘弯折至刚性基板100远离驱动电路层200的一侧。

[0071] 本公开的阵列基板中,在绑定区A没有设置刚性基板100,因此绑定引线层500可以弯折至刚性基板100远离驱动电路层200的一侧(阵列基板的背光面)以便与电路板900连接,避免了将电路板900连接于刚性基板100靠近驱动电路层200的一侧(阵列基板的出光面),可以有效地减小应用该阵列基板的显示面板的边框,且可以减小由显示面板拼接的显示装置的拼缝,提高显示效果。

[0072] 下面结合附图对本公开实施方式提供的阵列基板的各部件进行详细说明:

[0073] 刚性基板100设于非绑定区B,用于支撑驱动电路层200等结构。在一实施方式中,刚性基板100的材料可以为玻璃、亚克力或者其他材料。

[0074] 如图1、图8和图16所示,驱动电路层200设于刚性基板100的一侧。驱动电路层200中设置有用驱动发光二极管320发光的驱动电路,其中,驱动电路包括至少一种电子元件220。该电子元件220包括但不限于晶体管、电容、电阻、线圈等。可以理解的是,驱动电路层200中还设置有连接电子元件220的驱动信号引线210。在一实施方式中,驱动电路中设置有薄膜晶体管。

[0075] 如图1、图8和图16所示,发光二极管层300设于驱动电路层200远离刚性基板100的一侧,其可以包括与驱动电路层200电连接的像素电极层310和与像素电极层310连接的发光二极管320。可以理解的是,像素电极层310中可以设置有像素电极且像素电极与驱动电路电连接。发光二极管320可以为微型发光二极管(Micro LED)、纳米发光二极管(Nano LED)或者其他类型的发光二极管,本公开对此不做特殊的限定。在一实施方式中,发光二极

管层300包括阵列设置的微型发光二极管320。

[0076] 如图15所示,绑定引线层500可以包括多个绑定引线510(bonding line)以及多个绑定端520(bonding pad)。其中,多个绑定引线510与驱动电路层200中的多个驱动信号引线210一一对应连接,多个绑定端520一一对应地连接于多个绑定引线510远离驱动电路的一端。一方面,为了将各个绑定引线510连接至各自对应的绑定端520,因此绑定引线层500需要具有一定的宽度。若绑定引线层500不能向刚性基板100的背面(远离驱动电路层200的一侧)弯折,则该绑定引线层500将完全呈现在应用该阵列基板的显示面板的出光面,会导致显示面板出现边框较大的问题。本公开的阵列基板中,绑定引线层500可以向刚性基板100的背面弯折,减小了绑定引线层500暴露于显示面板的发光面的面积,进而减小了显示面板的边框。另一方面,绑定端520用于与电路板900连接,若绑定引线层500不能向刚性基板100的背光面弯折,则电路板900需要连接于显示面板的出光面而增加显示面板的边框;即便电路板900为柔性电路板900,该柔性电路板900依然会增加显示面板的边框。本公开的阵列基板中,绑定引线层500可以向刚性基板100的背面弯折,如此阵列基板在背光面与电路板900绑定,避免了电路板900增加显示面板的边框。

[0077] 柔性基层400可以采用树脂等柔性材料,例如可以采用聚酰亚胺材料。柔性基层400用于承载和固定绑定引线层500,避免绑定引线层500在弯折时受到损伤。

[0078] 在一实施方式中,如图1所示,柔性基层400可以延伸至非绑定区B,且位于刚性基板100与驱动电路层200之间。如此,该柔性基层400可以作为驱动电路层200与刚性基板100之间的缓冲层620。

[0079] 如此,驱动电路层200和绑定引线层500设于柔性基层400的同一侧,且驱动电路层200和绑定引线层500电连接。可选的,相互连接的绑定引线510和驱动信号引线210为同一引线的不同部分。可选的,可以在柔性基层400远离刚性基板100的一侧设置多个信号引线,其中,信号引线位于绑定区A的部分为绑定引线510,信号引线位于非绑定区B的部分为驱动信号引线210。

[0080] 可选的,如图1所示,阵列基板还可以包括平坦化层610,平坦化层610设于驱动电路层200与发光二极管层300之间,且平坦化层610延伸至绑定引线层500远离刚性基板100的一侧。绑定引线层500和驱动电路层200设于平坦化层610的同一侧。

[0081] 可选的,如图1所示,平坦化层610上可以设置有第一导电过孔710,发光二极管层300可以通过第一导电过孔710与驱动电路层200电连接。

[0082] 可选的,在绑定区A,绑定引线层500与柔性基层400之间还可以设置有绝缘材料层,绝缘材料层的材料可以包括驱动电路层200中所使用的绝缘材料中的一种或者多种。如此,在制备驱动电路层200时沉积于绑定区A的绝缘材料无需完全清除,简化了阵列基板的制备。

[0083] 在另一实施方式中,如图8所示,柔性基层400可以延伸至非绑定区B,且位于驱动电路层200与发光二极管层300之间。如此,绑定引线层500和发光二极管层300可以设置于柔性基层400的同一侧。该柔性基层400还可以发挥对驱动电路层200远离刚性基板100的表面进行平坦化的作用,以便进一步形成发光二极管层300。由于驱动电路层200设置于柔性基层400远离绑定引线层500的一侧,因此柔性基层400和绑定引线层500之间不会夹杂有驱动电路层200的残留材料,柔性基层400和绑定引线层500的厚度更小,更容易

进行弯折,可以进一步降低显示面板的边框,且降低柔性基底层400和绑定引线层500的弯折应力。

[0084] 可选的,绑定引线层500中的绑定引线510和发光二极管层300中的像素电极可以采用同一导电材料且具有同一厚度,以便通过同一导电材料膜层同时制备出绑定引线510和像素电极。在一实施方式中,绑定引线510和像素电极的材料为铜,用以提高发光二极管的驱动电流。

[0085] 可选的,如图8所示,柔性基底层400上可以设置有第一导电过孔710和第二导电过孔720,发光二极管层300通过第一导电过孔710与驱动电路层200电连接,绑定引线层500通过第二导电过孔720与驱动电路层200电连接。

[0086] 在另一实施方式中,如图16所示,柔性基底层400可以延伸至非绑定区B,且位于驱动电路层200与发光二极管层300之间。阵列基板还包括导电胶层630,导电胶层630设于驱动电路层200与柔性基底层400之间。

[0087] 如此,如图18所示,绑定引线层500和发光二极管层300设置于柔性基底层400的同一侧,绑定引线层500、发光二极管层300和柔性基底层400可以作为覆盖绑定区A和非绑定区B的第一基板810。如图21所示,驱动电路层200和刚性基板100可以作为位于非绑定区B的第二基板820;第一基板810和第二基板820可以通过对盒的方式,通过导电胶层630粘接而形成本公开的阵列基板。

[0088] 可选的,如图16所示,柔性基底层400上设置有第一导电过孔710和第二导电过孔720,发光二极管层300通过第一导电过孔710及导电胶层630与驱动电路层200电连接,绑定引线层500通过第二导电过孔720及导电胶层630与驱动电路层200电连接。可以理解的是,如图16所示,第一导电过孔710和第二导电过孔720位于非绑定区B。

[0089] 可选的,如图18所示,为了保证第一导电过孔710和第二导电过孔720与导电胶层630有效电连接,柔性基底层400靠近驱动电路层200的一侧还可以包括第一连接电极711和第二连接电极721;其中,第一连接电极711与第一导电过孔710电连接,第二连接电极721与第二导电过孔720电连接。

[0090] 可选的,导电胶层630可以选用异方性导电胶膜 (Anisotropic Conductive Film, ACF),以保证绑定引线层500和发光二极管层300之间的信号不会相互串扰,并简化导电胶层630的设置方法。

[0091] 本公开还提供一种阵列基板的制备方法,如图23所示,阵列基板的制备方法可以包括:

[0092] 步骤S110,提供一刚性基板材料层101,刚性基板材料层101包括绑定区A和非绑定区B;

[0093] 步骤S120,如图4和图11所示,形成驱动电路层200,驱动电路层200设于刚性基板材料层101的一侧且位于非绑定区B;

[0094] 步骤S130,如图6和图13所示,形成像素电极层310,像素电极层310设于驱动电路层200远离刚性基板材料层101的一侧;

[0095] 步骤S140,如图3和图12所示,形成设于绑定区A的柔性基底层400,柔性基底层400与驱动电路层200设于刚性基板材料层101的同一侧;

[0096] 步骤S150,如图4和图13所示,形成绑定引线层500,绑定引线层500设于柔性基底

层400远离刚性基板材料层101的一侧,且与驱动电路层200电连接;

[0097] 步骤S160,如图7和图14所示,去除刚性基板材料层101位于绑定区A的部分,使得刚性基板材料层101的剩余部分形成刚性基板100,且使得绑定引线层500和柔性基底层400能够沿刚性基板100的边缘弯折至刚性基板100远离驱动电路层200的一侧;

[0098] 步骤S170,如图1和图8所示,在像素电极层310远离刚性基板100的表面设置发光二极管320,使得像素电极层310形成发光二极管层300。

[0099] 通过本公开的阵列基板的制备方法所制备的阵列基板,如图1和图8所示,在绑定区A没有设置刚性基板100,因此绑定引线层500可以弯折至刚性基板100远离驱动电路层200的一侧(阵列基板的背光面)以便与电路板900连接,避免了将电路板900连接于刚性基板100靠近驱动电路层200的一侧(阵列基板的出光面),可以有效地减小应用该阵列基板的显示面板的边框,且可以减小由显示面板拼接的显示装置的拼缝,提高显示效果。

[0100] 下面结合附图对本公开实施方式提供的阵列基板的制备方法的各步骤进行详细说明:

[0101] 在步骤S110中,刚性基板材料层101的材料可以为玻璃、亚克力或者其他材料。

[0102] 在步骤S120中,如图4和图11所示,驱动电路层200中设置有用于驱动发光二极管320发光的驱动电路,其中,驱动电路包括至少一种电子元件220。该电子元件220包括但不限于晶体管、电容、电阻、线圈等。可以理解的是,驱动电路层200中还设置有连接电子元件220的驱动信号引线210。在一实施方式中,驱动电路中设置有薄膜晶体管。

[0103] 其中,驱动电路层200位于非绑定区B,表明驱动电路层200在刚性基板材料层101上的正投影与非绑定区B重合。

[0104] 在步骤S130中,如图6和图13所示,像素电极层310与驱动电路层200电连接。其中,像素电极层310中可以设置有像素电极且像素电极与驱动电路电连接。如图1和图8所示,当在步骤S170中设置发光二极管320时,发光二极管320可以与像素电极一一对应连接,使得像素电极层310和发光二极管320共同形成发光二极管层300。

[0105] 在步骤S140中,柔性基底层400可以采用树脂等柔性材料,例如可以采用聚酰亚胺材料。柔性基底层400用于承载和固定绑定引线层500,避免绑定引线层500在弯折时受到损伤。

[0106] 在步骤S150中,绑定引线层500可以包括多个绑定引线510(bonding line)以及多个绑定端520(bonding pad)。其中,多个绑定引线510与驱动电路层200中的多个驱动信号引线210一一对应连接,多个绑定端520一一对应地连接于多个绑定引线510远离驱动电路的一端。一方面,为了将各个绑定引线510连接至各自对应的绑定端520,因此绑定引线层500需要具有一定的宽度。若绑定引线层500不能向刚性基板100的背面(远离驱动电路层200的一侧)弯折,则该绑定引线层500将完全呈现在显示面板的出光面,会导致显示面板出现边框较大的问题。本公开的制备方法所制备的阵列基板中,绑定引线层500可以向刚性基板100的背面弯折,减小了绑定引线层500暴露于显示面板的发光面的面积,进而减小了显示面板的边框。另一方面,绑定端520用于与电路板900连接,若绑定引线层500不能向刚性基板100的背光面弯折,则电路板900需要连接于显示面板的出光面而增加显示面板的边框;即便电路板900为柔性电路板900,该柔性电路板900依然会增加显示面板的边框。本公开的制备方法所制备的阵列基板中,绑定引线层500可以向刚性基板100的背面弯折,如此

阵列基板在背光面与电路板900绑定,避免了电路板900增加显示面板的边框。

[0107] 在步骤S160中,可以先通过激光剥离技术(LL0;Laser Lift Off)使得刚性基板材料层101位于绑定区A的部分与其他的膜层结构分离;然后再通过切割的方法去除刚性基板材料层101位于绑定区A的部分。

[0108] 在步骤S170中,发光二极管320可以为微型发光二极管、纳米发光二极管或者其他类型的发光二极管,本公开对此不做特殊的限定。

[0109] 可以理解的是,在制备阵列基板后,如图2和图9所示,还可以在绑定端520连接电路板900,然后通过绑定引线层500和柔性基底层400将电路板900弯折并固定至刚性基板100的背面(远离驱动电路层200的一侧),进而获得基于该阵列基板的显示面板。该电路板900可以为柔性电路板900或者刚性电路板900,本公开对此不做特殊的限制。其中,电路板900上设置有驱动芯片。该显示面板具有窄边框的特性,基于该窄边框的显示面板,可以拼接出具有较小拼接缝的显示装置。

[0110] 在一实施方式中,如图3和图4所示,步骤S140可以在步骤S120之前执行。可选的,如图3所示,在执行步骤S140时,可以在刚性基板材料层101的一侧形成一覆盖绑定区A和非绑定区B的柔性基底层400;如图4所示,在步骤S120中,驱动电路层200可以形成于柔性基底层400远离刚性基板材料层101的一侧。如此,所制备的阵列基板中,柔性基底层400可以延伸至非绑定区B,且位于刚性基板100与驱动电路层200之间。如此,该柔性基底层400可以作为驱动电路层200与刚性基板100之间的缓冲层。

[0111] 如图4和图6所示,步骤S150可以在步骤S130之前执行。可选的,如图4所示,在执行步骤S120的同时,执行步骤S150,即同时形成绑定引线层500和驱动电路层200。可选的,在执行步骤S120和步骤S150时,可以形成同时设置于绑定区A和非绑定区B的信号引线,其中,信号引线位于绑定区A的部分为绑定引线510,信号引线位于非绑定区B的部分为驱动信号引线210。如此,绑定引线510和驱动信号引线210可以在同一工序中形成,简化了阵列基板的制备方法。

[0112] 可选的,如图4所示,在同时执行步骤S120和步骤S150时,用于形成驱动电路层200的绝缘材料等可以残留在绑定区A,则所制备的阵列基板中,绑定引线层500中可以有绝缘材料。

[0113] 可选的,如图5所示,在执行步骤S130之前还可以执行步骤S180:在驱动电路层200远离刚性基板材料层101的一侧形成平坦化层610,以便为形成像素电极层310提供平坦表面。可以理解的是,平坦化层610上可以设置有第一过孔712,第一过孔712用于在步骤S130中金属化而成为第一导电过孔710,以便电连接驱动电路层200和像素电极层310。

[0114] 可选的,如图5所示,在步骤S180中,平坦化层610还可以设置于绑定引线层500远离刚性基板材料层101的一侧,以保护绑定引线层500。进一步地,平坦化层610可以暴露绑定引线层500的绑定端520,以便绑定端520与电路板900连接。

[0115] 在另一实施方式中,如图11所示,在步骤S120中,在形成驱动电路层200时,沉积于刚性基板材料层101的绑定区A部分的绝缘材料等可以部分或者全部保留,作为支撑层201;如此,在步骤S120中,刚性基板材料层101的绑定区A部分可以形成支撑层201。

[0116] 如图12和图13所示,步骤S140可以在步骤S120和步骤S130之间执行。可选的,如图12所示,在执行步骤S140时,可以在支撑层201和驱动电路层200远离刚性基板材料层101的

一侧形成一覆盖绑定区A和非绑定区B的柔性基底层400。如图13所示,在步骤S130中,像素电极层310可以形成于柔性基底层400远离刚性基板材料层101的一侧;如图13所示,在步骤S150中,绑定引线层500可以形成于柔性基底层400远离刚性基板材料层101的一侧。如此,所制备的阵列基板中,柔性基底层400可以延伸至非绑定区B,且位于像素电极层310与驱动电路层200之间。如此,该柔性基底层400可以作为驱动电路层200与像素电极层310之间的平坦化层。

[0117] 可以理解的是,如图12所示,柔性基底层400上可以设置有第一过孔712和第二过孔722。第一过孔712用于在步骤S130中金属化而成为第一导电过孔710,以便电连接驱动电路层200和像素电极层310。第二过孔722用于在步骤S150中金属化而成为第二导电过孔720,以便电连接驱动电路层200和绑定引线层500。

[0118] 本实施方式对步骤S150和步骤S130的执行步骤不做特殊的限定,举例而言,可以先执行步骤S150,再执行步骤S130。可选的,在执行步骤S130的同时,执行步骤S150,即同时形成绑定引线层500和像素电极层310。

[0119] 可选的,在执行步骤S130和步骤S150时,可以形成同时设置于绑定区A和非绑定区B的导电材料膜层,且导电材料膜层使得第一过孔712和第二过孔722分别转变为第一导电过孔710和第二导电过孔720;然后对导电材料膜层进行图案化,进而获得位于绑定区A的绑定引线510和位于非绑定区B的像素电极。可选的,导电材料膜层的材料可以为铜,用以提高发光二极管的驱动电流。

[0120] 可选的,如图10所示,在执行步骤S120之前还可以执行步骤S190:在刚性基板材料层101的一侧形成缓冲层620。缓冲层620可以覆盖绑定区A和非绑定区B,以避免增加对缓冲层620进行图感化的工序,简化本公开的阵列基板的制备方法。在步骤S120中,如图11所示,驱动电路层200可以形成于缓冲层620远离刚性基板材料层101的一侧。当然地,在其他实施方式中,缓冲层620也可以仅覆盖非绑定区B。

[0121] 可选的,在步骤S160中,如图14所示,还可以去除缓冲层620位于绑定区A的部分和支撑层201,如此可以降低阵列基板在绑定区A的厚度,降低绑定区A弯折时的应力。进一步地,可以通过激光熔覆的方法去除缓冲层620位于绑定区A的部分和支撑层201。

[0122] 本公开还提供另一种阵列基板的制备方法,如图24所示,阵列基板的制备方法可以包括:

[0123] 步骤S210,如图18所示,提供第一基板810,第一基板810包括柔性基底层400、绑定引线层500和像素电极层310;其中,柔性基底层400包括绑定区A和非绑定区B;像素电极层310与绑定引线层500设于柔性基底层400的同一侧,且绑定引线层500位于绑定区A,像素电极层310位于非绑定区B;柔性基底层400的非绑定区B设置有与绑定引线层500电连接的第二导电过孔720;

[0124] 步骤S220,如图21所示,提供第二基板820,第二基板820包括层叠设置的刚性基板100和驱动电路层200;且使得当第二基板820与第一基板810对盒时,第二基板820在第一基板810上的正投影能够与非绑定区B重合;

[0125] 步骤S230,如图22所示,第一基板810和第二基板820对盒,使得驱动电路层200远离刚性基板100的表面与柔性基底层400的非绑定区B远离像素电极层310的表面通过导电胶层630连接;

[0126] 步骤S240,如图16所示,在像素电极层310远离刚性基板100的表面设置发光二极管320,使得像素电极层310形成发光二极管层300。

[0127] 通过本公开的阵列基板的制备方法所制备的阵列基板,如图16和图17所示,在绑定区A没有设置刚性基板100,因此绑定引线层500可以弯折至刚性基板100远离驱动电路层200的一侧(阵列基板的背光面)以便与电路板900连接,避免了将电路板900连接于刚性基板100靠近驱动电路层200的一侧(阵列基板的出光面),可以有效地减小应用该阵列基板的显示面板的边框,且可以减小由显示面板拼接的显示装置的拼缝,提高显示效果。

[0128] 下面结合附图对本公开实施方式提供的阵列基板的制备方法的各步骤进行详细说明:

[0129] 在一实施方式中,在步骤S210中,可以通过如下方法提供第一基板810:

[0130] 步骤310,提供一衬底基板811;

[0131] 步骤320,在衬底基板811的一侧形成柔性基底层400,柔性基底层400包括绑定区A和非绑定区B;

[0132] 步骤330,如图19所示,形成绑定引线层500,绑定引线层500设于柔性基底层400远离衬底基板811的一侧,且位于绑定区A;

[0133] 步骤340,如图19所示,形成像素电极层310,像素电极层310设于柔性基底层400远离衬底基板811的一侧,且位于非绑定区B;

[0134] 步骤350,如图20所示,去除衬底基板811;

[0135] 步骤360,如图18所示,在柔性基底层400的非绑定区B形成第二导电过孔720,第二导电过孔720电连接绑定引线层500。

[0136] 可选的,在步骤360中,如图18所示,还可以在柔性基底层400的非绑定区B形成第二导电过孔720,第二导电过孔720电连接像素电极层310。

[0137] 可选的,在步骤360中,如图18所示,还可以在柔性基底层400远离像素电极层310的一侧形成第一连接电极711和第二连接电极721。其中,第一连接电极711与第一导电过孔710连接,用于保证第一导电过孔710能够与导电胶层630充分电连接;第二连接电极721与第二导电过孔720连接,用于保证第二导电过孔720能够与导电胶层630充分电连接。

[0138] 可选的,如图19所示,可以同时执行步骤330和步骤340,即同时形成绑定引线层500和像素电极层310。

[0139] 可以理解的是,按照本公开的阵列基板的制备方法所制备的阵列基板中,柔性基底层400延伸至非绑定区B中且位于驱动电路层200和发光二极管层300之间,可以作为阵列基板的平坦化层610。

[0140] 在步骤S220中,所提供的第二基板820应当满足如下要求,即当第二基板820与第一基板810对盒时,第二基板820在第一基板810上的正投影能够与非绑定区B重合。换言之,当第二基板820与第一基板810对盒时,第二基板820能够暴露第一基板810的绑定区A。

[0141] 可选的,如图21所示,第二基板820还可以包括缓冲层620,缓冲层620设置于刚性基板100和驱动电路层200之间。

[0142] 在步骤S230中,可以先在第二基板820或者第一基板810的非绑定区B上设置导电胶层630,然后将第二基板820与第一基板810的非绑定区B对准并粘接。可以理解的是,如图22所示,第二基板820与第一基板810的非绑定区B对准,指的是使得第二基板820在第一基

板810上的正投影能够与非绑定区B重合。当第二基板820与第一基板810的非绑定区B对准时,驱动电路层200远离刚性基板100的表面朝向柔性基底层400的非绑定区B远离像素电极层310的表面,且导电胶层630设置于这两个表面之一。

[0143] 可选的,导电胶层630可以选用异方性导电胶膜。

[0144] 需要说明的是,尽管在附图中以特定顺序描述了本公开中方法的各个步骤,但是,这并非要求或者暗示必须按照该特定顺序来执行这些步骤,或是必须执行全部所示的步骤才能实现期望的结果。附加的或备选的,可以省略某些步骤,将多个步骤合并为一个步骤执行,以及/或者将一个步骤分解为多个步骤执行等,均应视为本公开的一部分。

[0145] 本公开实施方式还提供一种显示面板,该显示面板包括上述阵列基板实施方式所描述的任意一种阵列基板。

[0146] 可选的,参见图2、图9和图17,该显示面板还包括电路板900,且电路板900上设置有驱动芯片。其中,阵列基板的绑定区A沿刚性基板100的边缘弯折至刚性基板100远离驱动电路层200的一侧,且电路板900与绑定引线层500电连接且位于刚性基板100远离驱动电路层200的一侧。

[0147] 本公开实施方式的显示面板采用的阵列基板与上述阵列基板的实施方式中的阵列基板相同,因此,具有相同的有益效果,在此不再赘述。

[0148] 本公开还提供一种显示装置,该显示装置包括上述显示面板实施方式所描述的显示面板。该显示装置可以为电子广告屏、舞台背景屏幕、电视机或者其他类型的显示装置,本公开对此不做特殊的限定。

[0149] 本公开实施方式的显示装置采用的显示面板与上述显示面板的实施方式中的显示面板相同,因此,具有相同的有益效果,在此不再赘述。

[0150] 应可理解的是,本公开不将其应用限制到本说明书提出的部件的详细结构和布置方式。本公开能够具有其他实施方式,并且能够以多种方式实现并且执行。前述变形形式和修改形式落在本公开的范围。应可理解的是,本说明书公开和限定的本公开延伸到文中和/或附图中提到或明显的两个或两个以上单独特征的所有可替代组合。所有这些不同的组合构成本公开的多个可替代方面。本说明书所述的实施方式说明了已知用于实现本公开的最佳方式,并且将使本领域技术人员能够利用本公开。

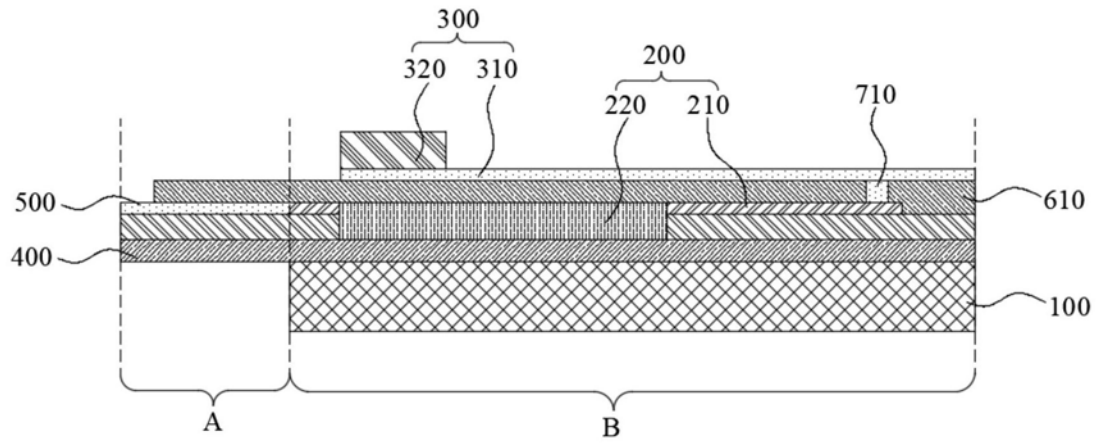


图1

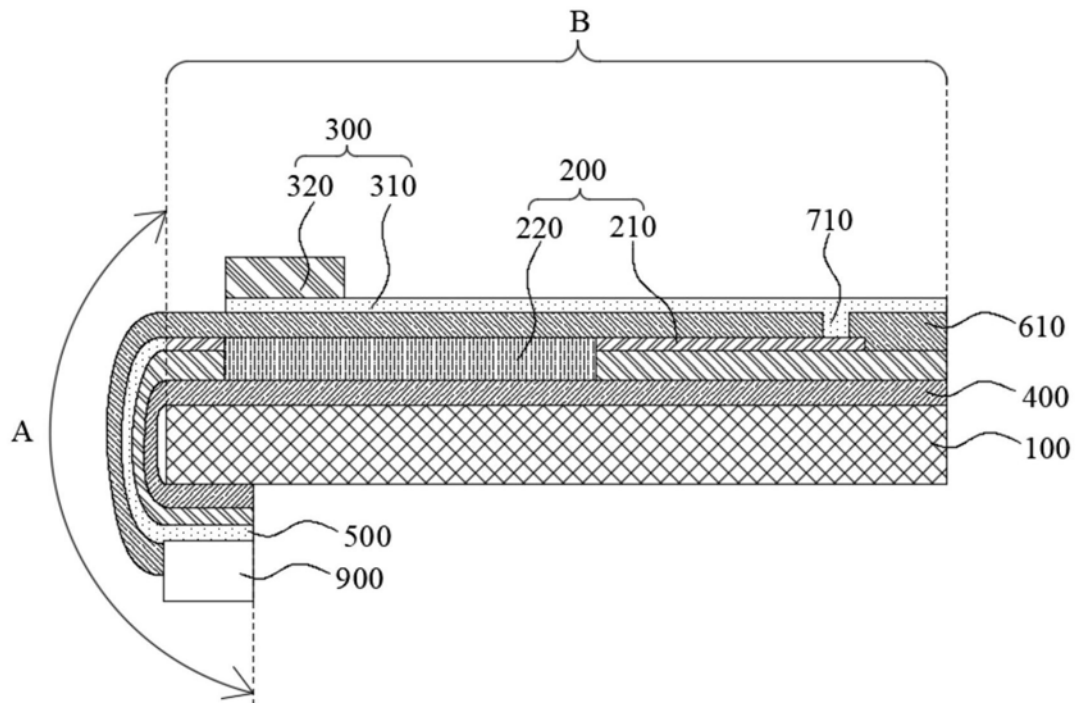


图2

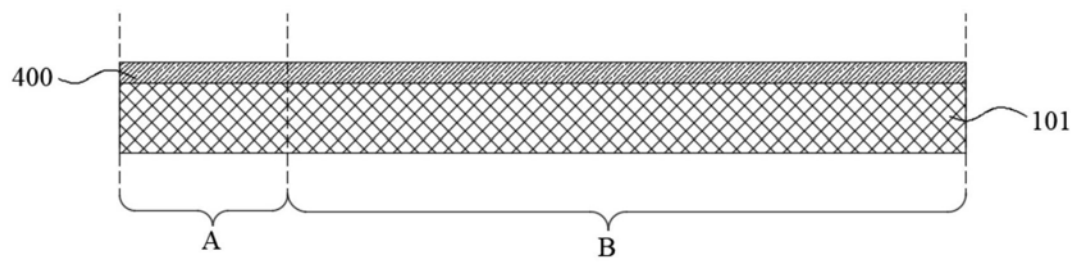


图3

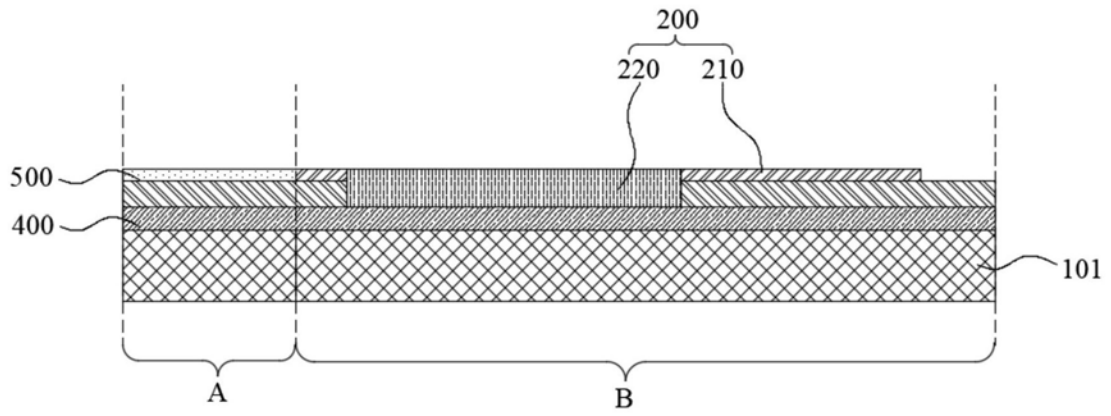


图4

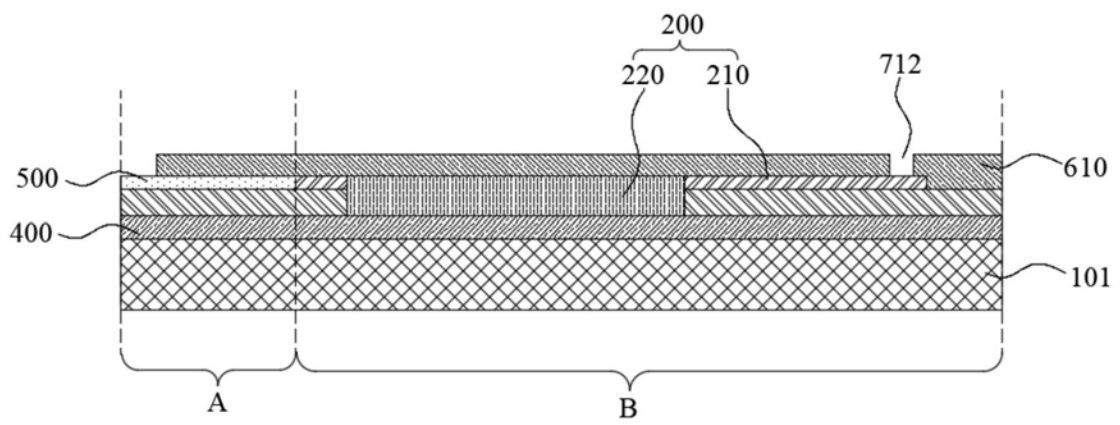


图5

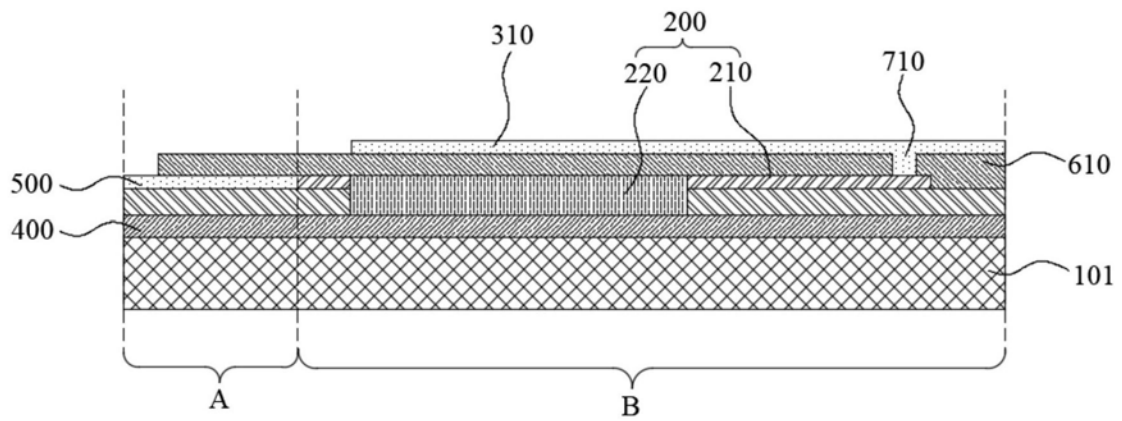


图6

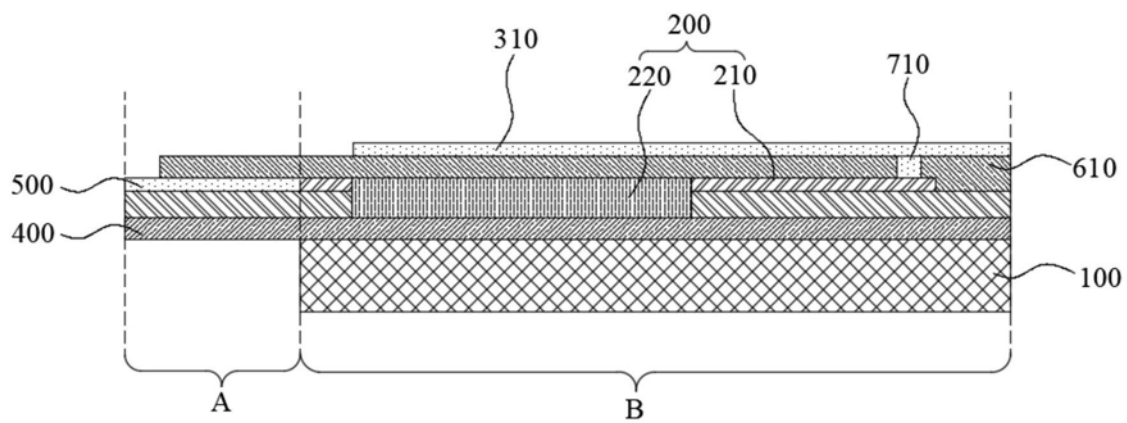


图7

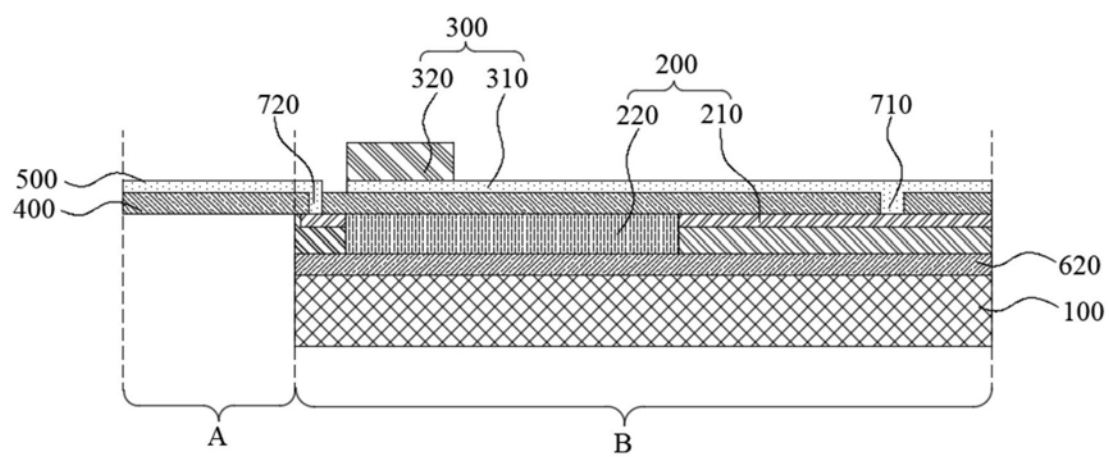


图8

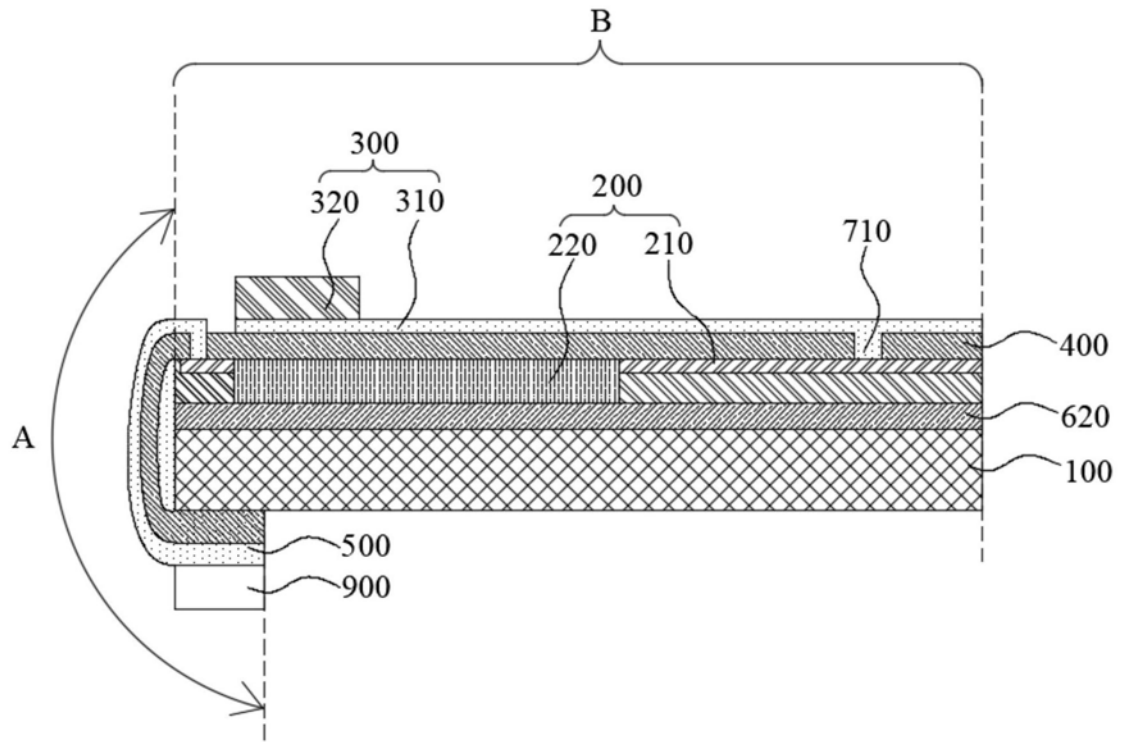


图9

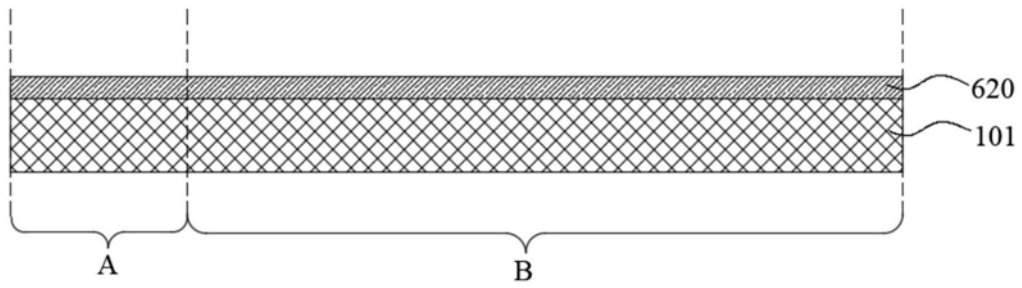


图10

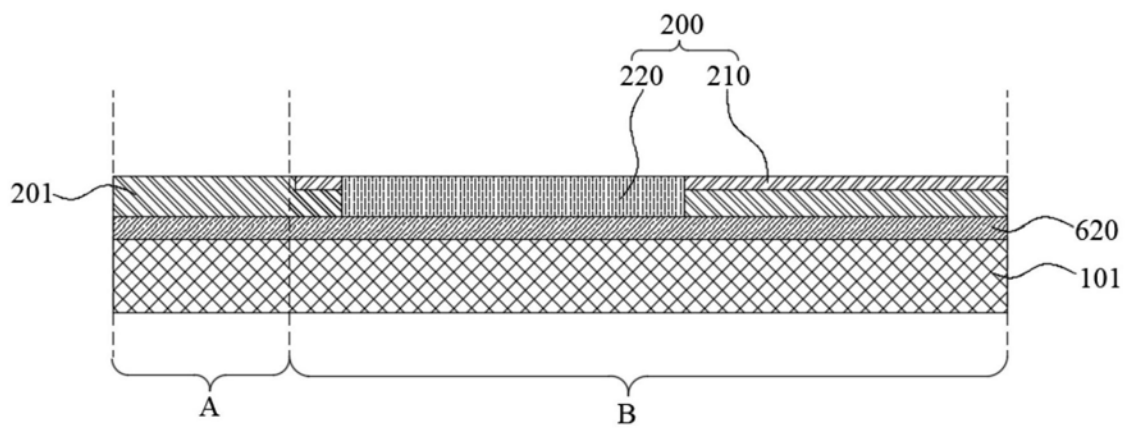


图11

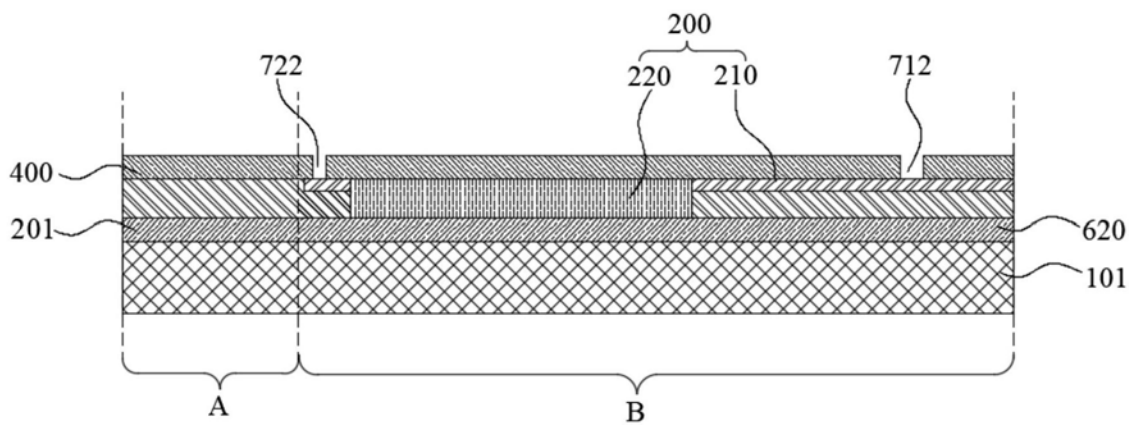


图12

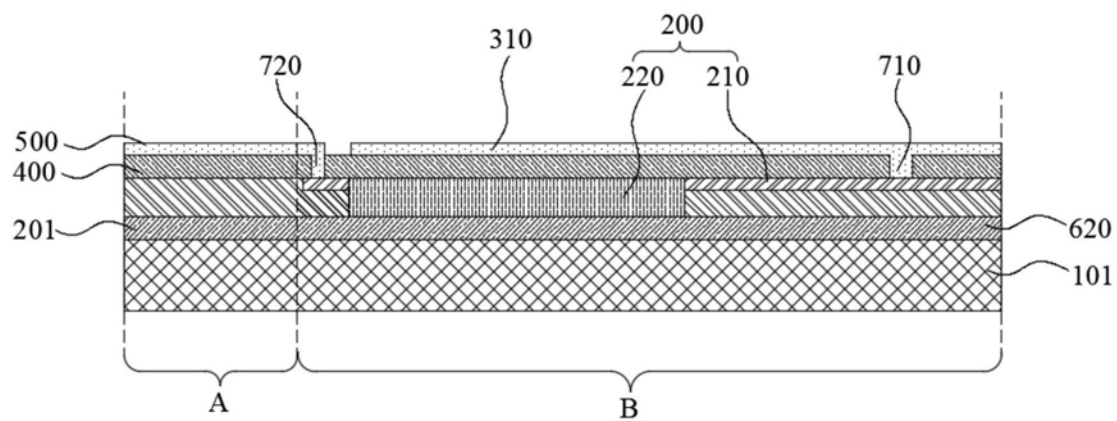


图13

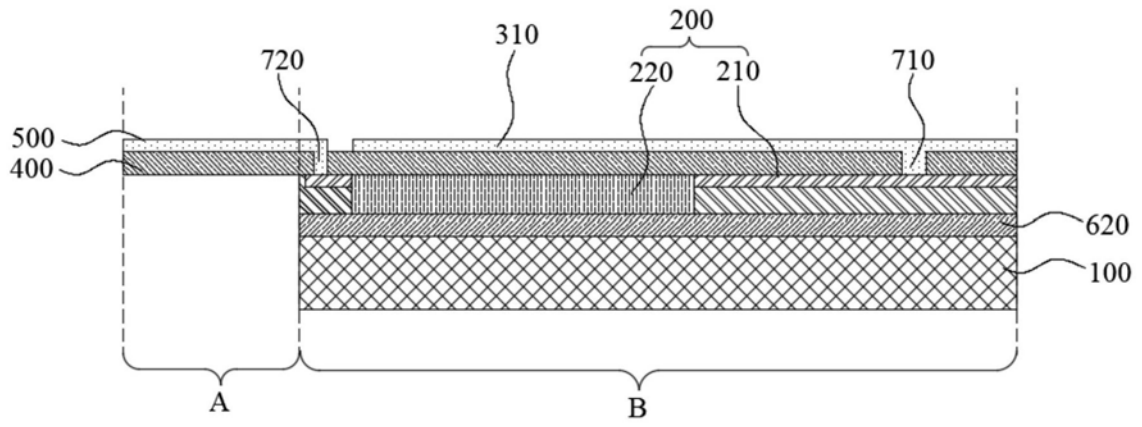


图14

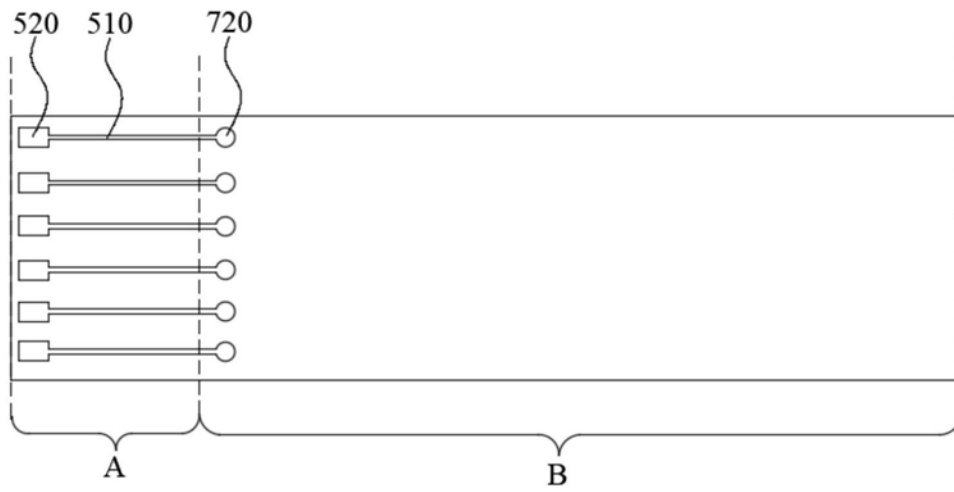


图15

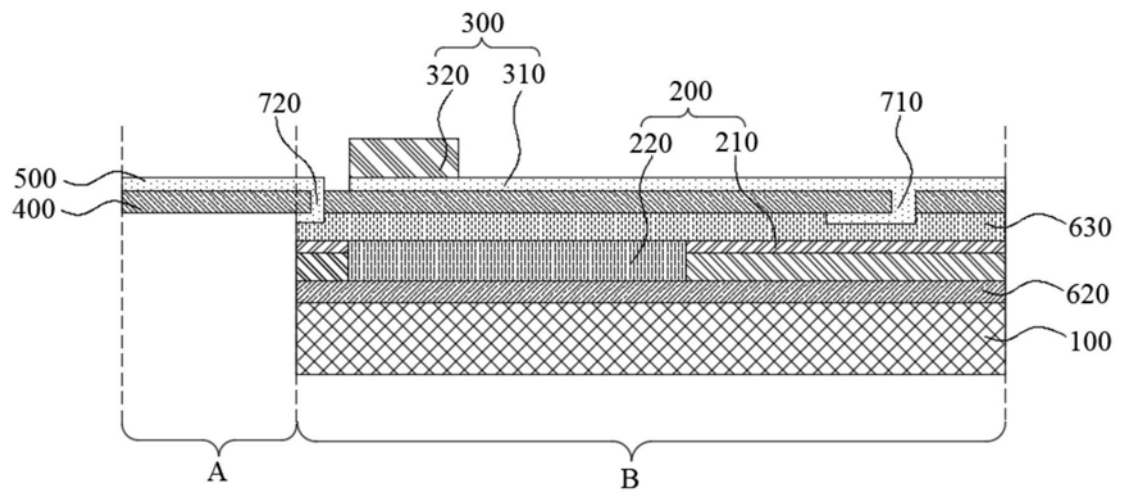


图16

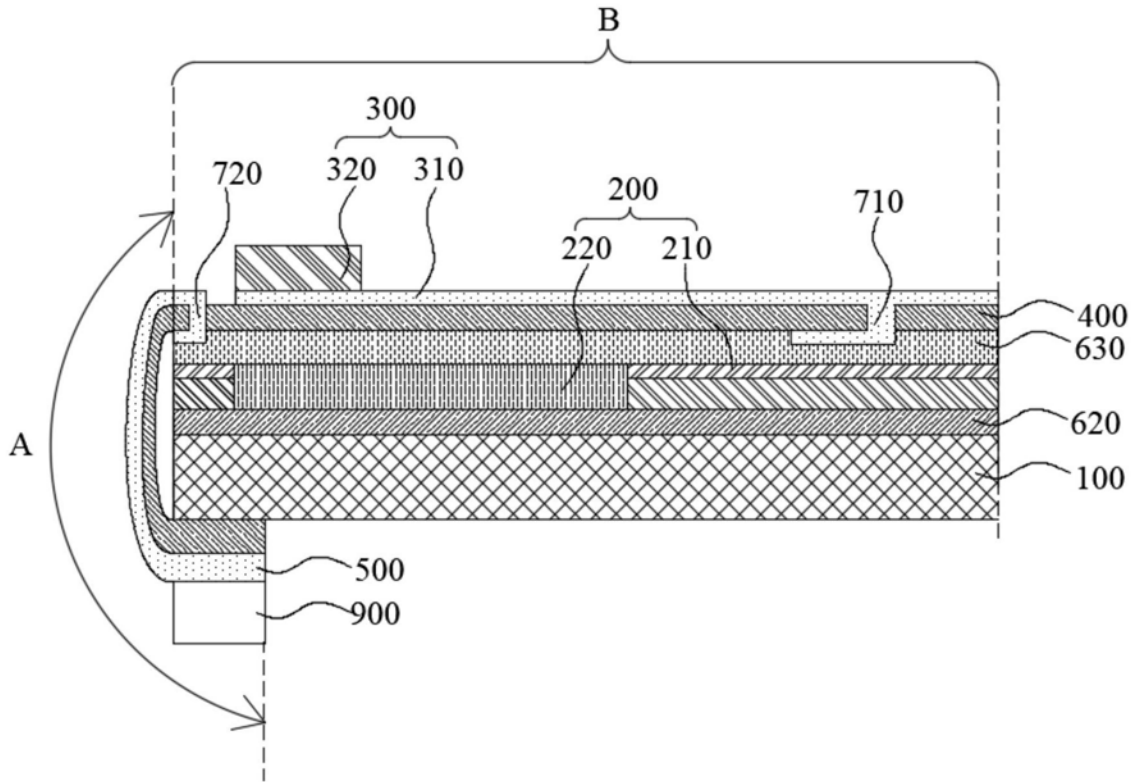


图17

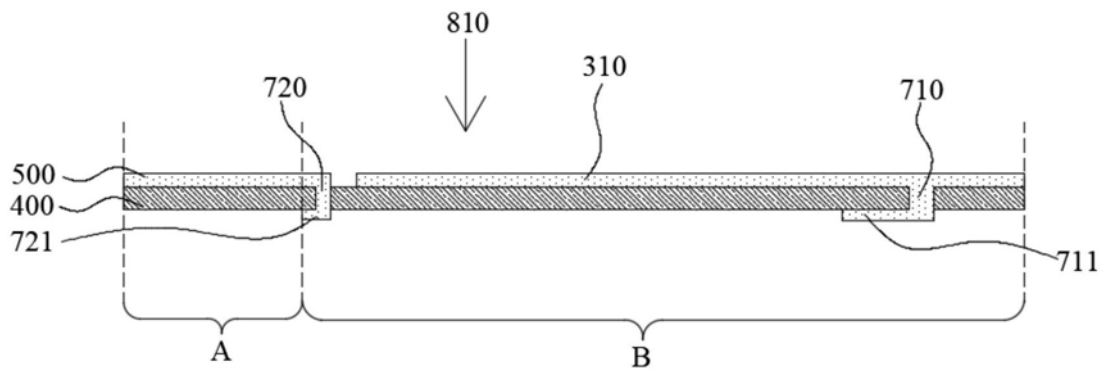


图18

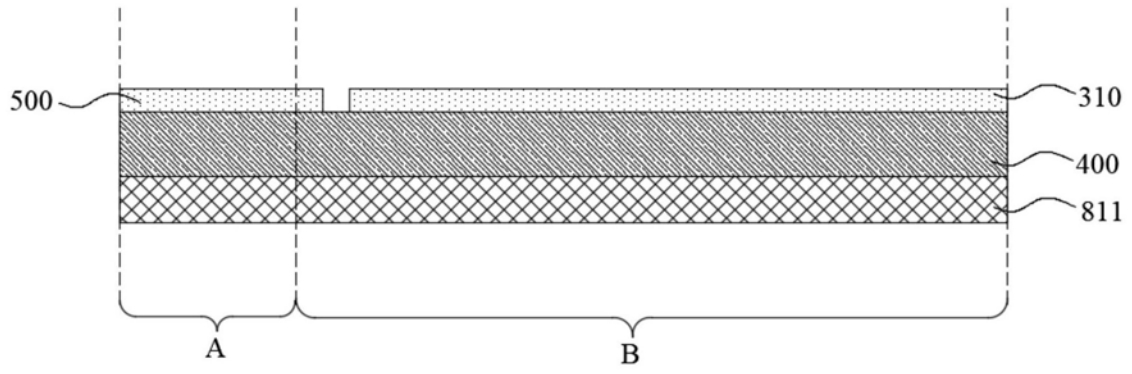


图19

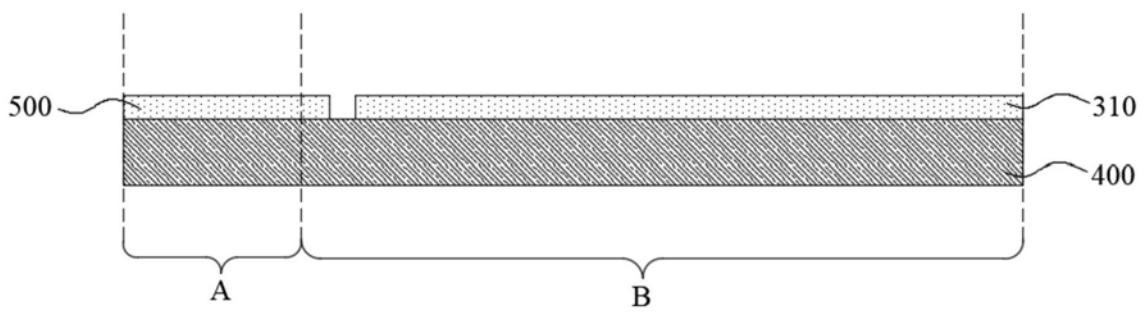


图20

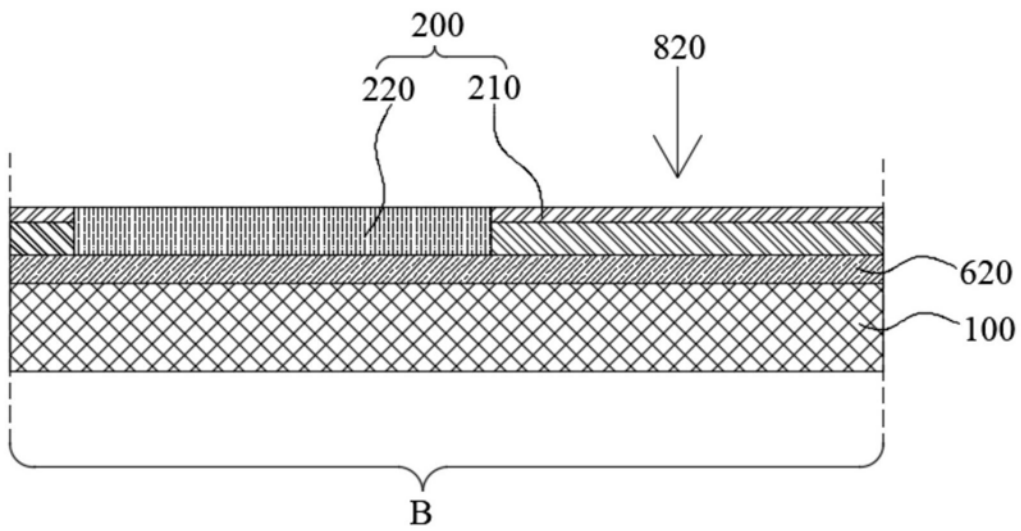


图21

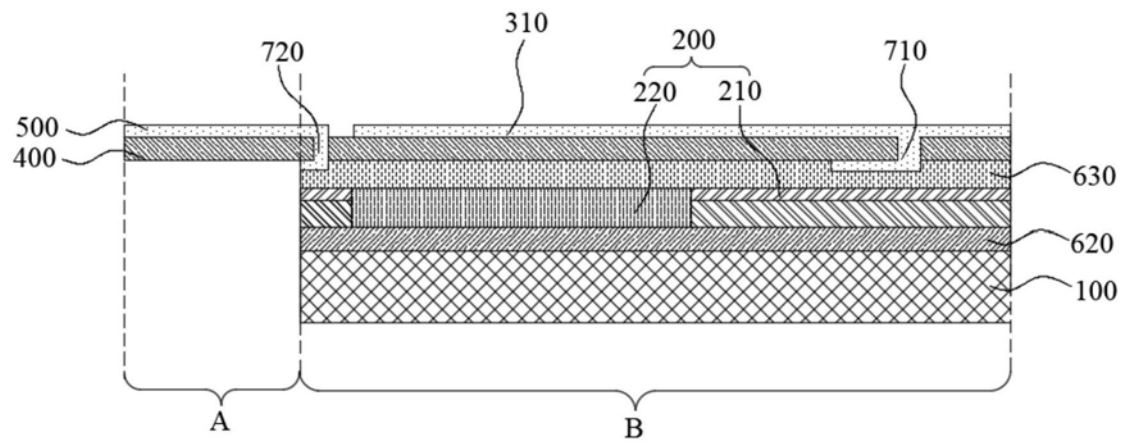


图22

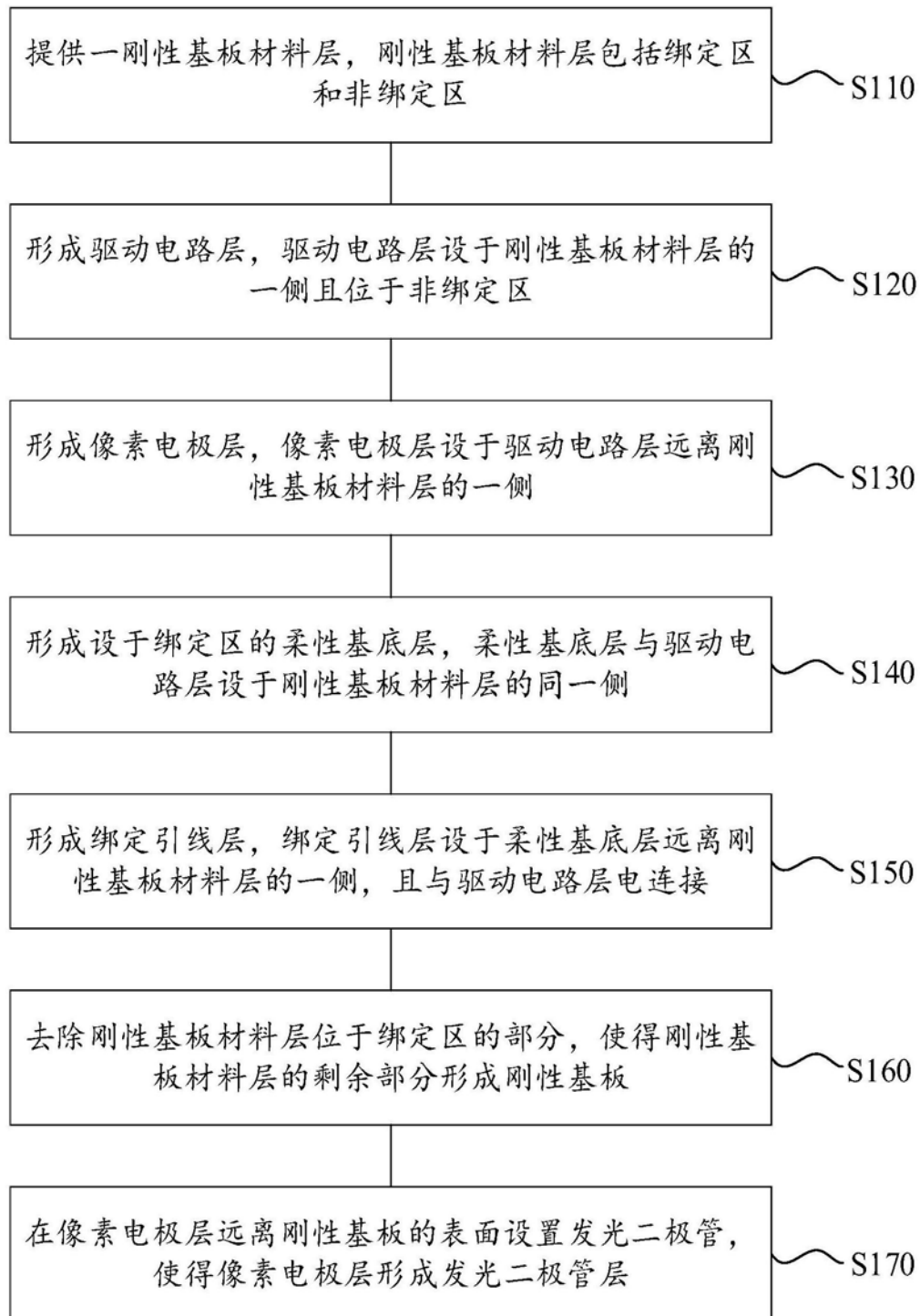


图23

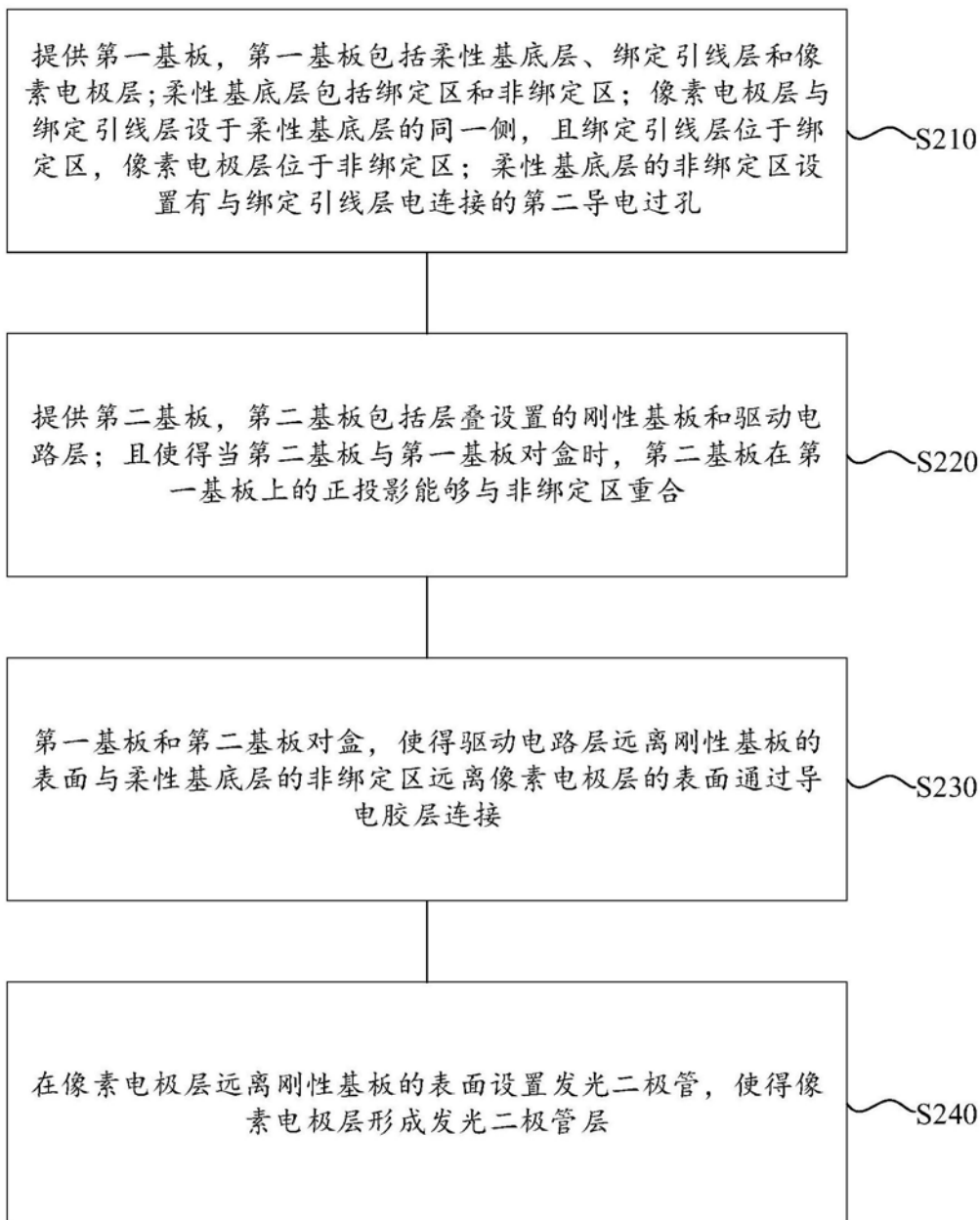


图24